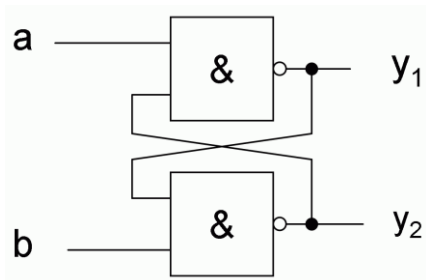


Flipflops

Bitte lösen Sie die untenstehenden Aufgaben.

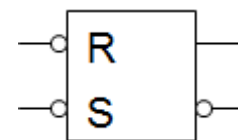
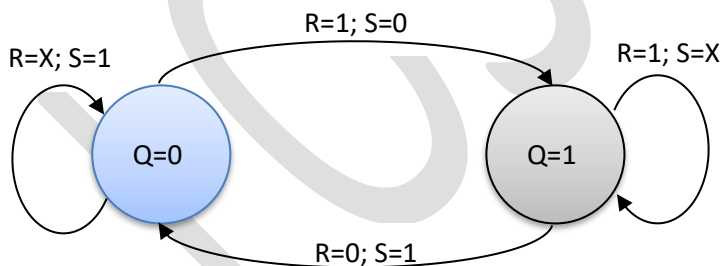
RS-Flipflop mit NAND-Gatter

Bitte füllen sie die folgende Zustandstabelle aus. Erstellen sie daraus eine reduzierte Tabelle und zeichnen Sie das Zustandsdiagramm. Vergleiche dieses Flipflop mit einem RS-Flipflop aus NOR-Gattern.



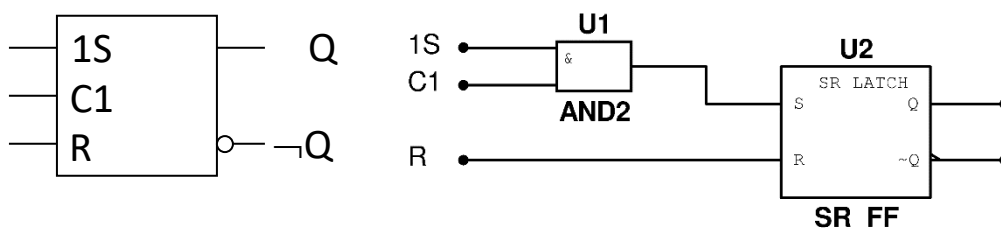
a	b	y ₁	y ₂	y ₁ ⁺	y ₂ ⁺
0	0	0	0	1	1
0	0	0	1	1	1
0	0	1	0	1	1
0	0	1	1	1	1
0	1	0	0	1	1
0	1	0	1	1	1
0	1	1	0	1	0
0	1	1	1	1	0
1	0	0	0	1	1
1	0	0	1	0	1
1	0	1	0	1	1
1	0	1	1	0	1
1	1	0	0	1	1
1	1	0	1	0	1
1	1	1	0	1	0
1	1	1	1	0	0

a (S)	b (R)	y ₁ ⁺ (Q)	y ₂ ⁺ (-Q)	
0	0	1	1	invalid
0	1	1	0	set
1	0	0	1	reset
1	1	y ₁	~y ₁	store



Synchrones RS-Flipflop mit asynchronem Reset

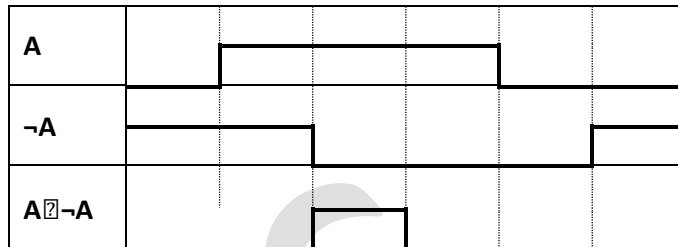
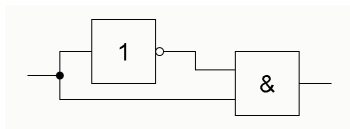
Erstelle ein RS-Flipflop mit einem asynchronen Reset. Solange dieser Eingang high ist, sollte Q low sein.



Flankengesteuerte Flipflops

Bitte lösen Sie die untenstehenden Aufgaben.

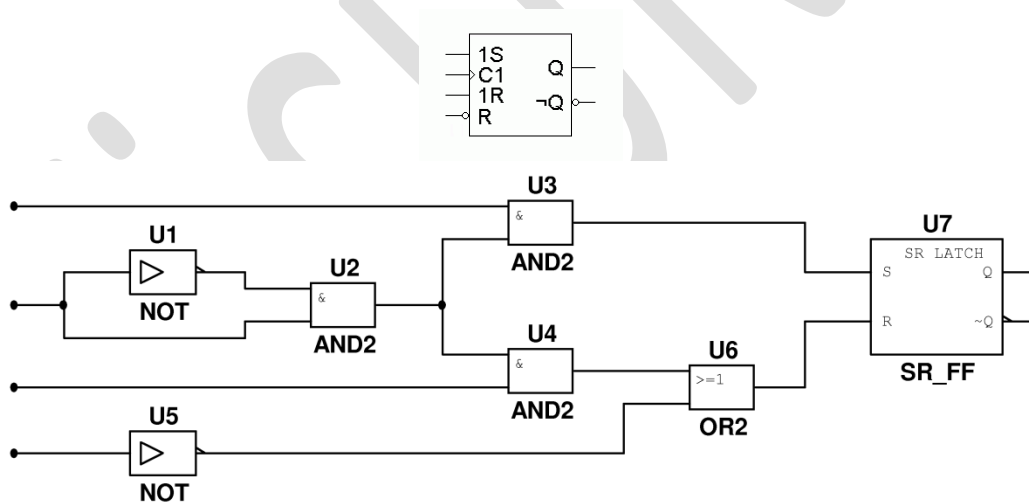
Glitches



Die Schaltung erzeugt einen kurzen Impuls. Dieser kann für kann Flankengesteuerte Flipflops genutzt werden.

Entwurf eines taktflankengesteuerten Flipflops

Bitte entwerfen Sie folgendes taktflankengesteuerten RS-Flipflop mit einem zusätzlichen asynchronen Reset.



Analyse eines taktflankengesteuerten Flipflops

Bitte tragen Sie das Zustandssignal des obigen Flipflops in das untenstehende Diagramm ein.

