

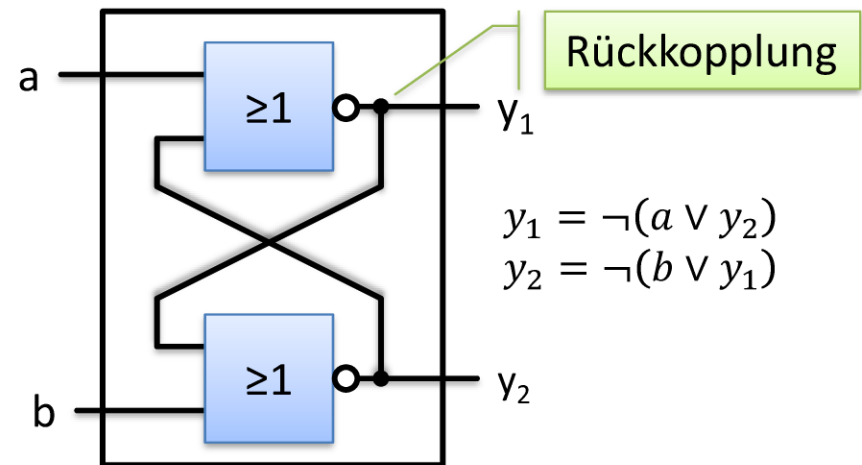
Flipflops

Digitaltechnik

Wolfgang Neff

Flipflops (1)

- RS-Flipflop
 - Speichert ein Bit
 - Auch Latch genannt
 - Zwei Eingänge (a, b)
 - Zwei Ausgänge (y_1, y_2)
 - Implementierung
 - Zwei NOR-Gatter
 - Vier Eingänge
 - Zwei sind Rückgekoppelt



Flipflops (2)

- RS-Flipflop (Fortsetzung)
– Wahrheitstabelle

a	b	y_1	y_2	y_1^+	y_2^+
0	0	0	0	1	1
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	0	0
0	1	0	0	1	0
0	1	0	1	0	0
0	1	1	0	1	0
0	1	1	1	0	0

Fortsetzung auf der rechten Seite

		Aktueller Zustand		Folgezustand	
a	b	y_1	y_2	y_1^+	y_2^+
1	0	0	0	0	1
1	0	0	1	0	1
1	0	1	0	0	0
1	0	1	1	0	0
1	1	0	0	0	0
1	1	0	1	0	0
1	1	1	0	0	0
1	1	1	1	0	0

Flipflops (3)

- RS-Flipflop (Fortsetzung)
– Wahrheitstabelle

a	b	y_1	y_2	y_1^+	y_2^+
0	0	0	0	1	1
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	0	0
0	1	0	0	1	0
0	1	0	1	0	0
0	1	1	0	1	0
0	1	1	1	0	0

instabil



Fortsetzung auf der rechten Seite

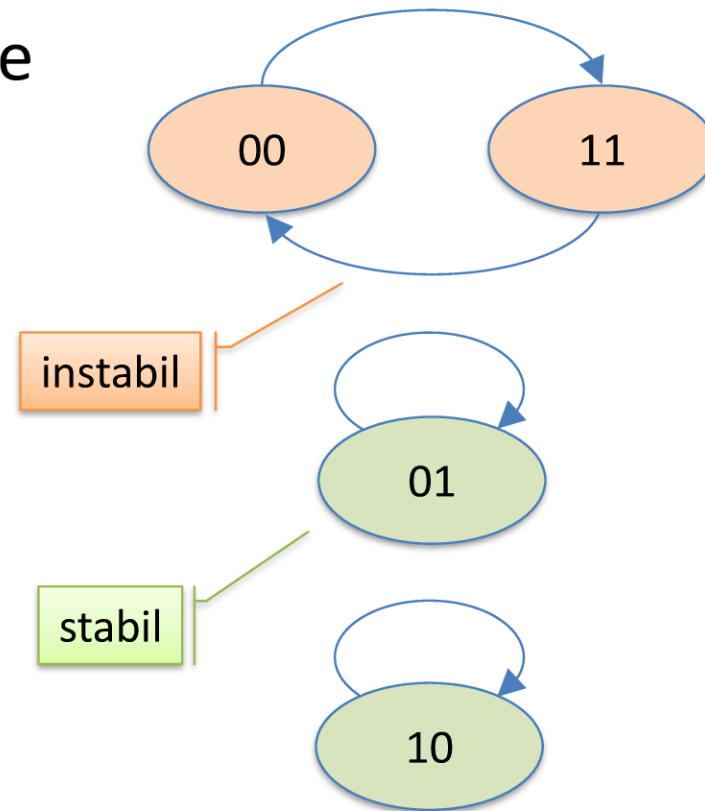
a	b	y_1	y_2	y_1^+	y_2^+
1	0	0	0	0	1
1	0	0	1	0	1
1	0	1	0	0	0
1	0	1	1	0	0
1	1	0	0	0	0
1	1	0	1	0	0
1	1	1	0	0	0
1	1	1	1	0	0



Flipflops (4)

- RS-Flipflop (Fortsetzung)
 - Erster Block der Tabelle

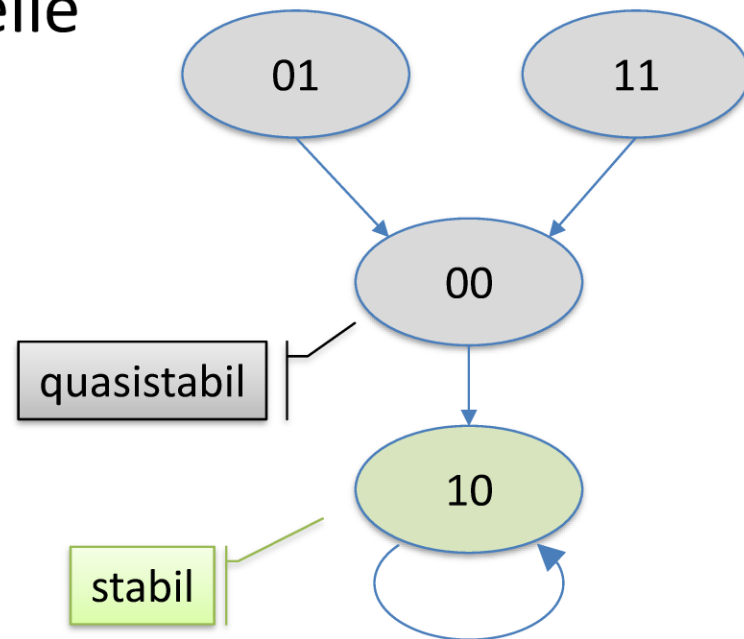
a	b	y_1	y_2	y_1^+	y_2^+
0	0	0	0	1	1
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	0	0



Flipflops (5)

- RS-Flipflop (Fortsetzung)
 - Zweiter Block der Tabelle

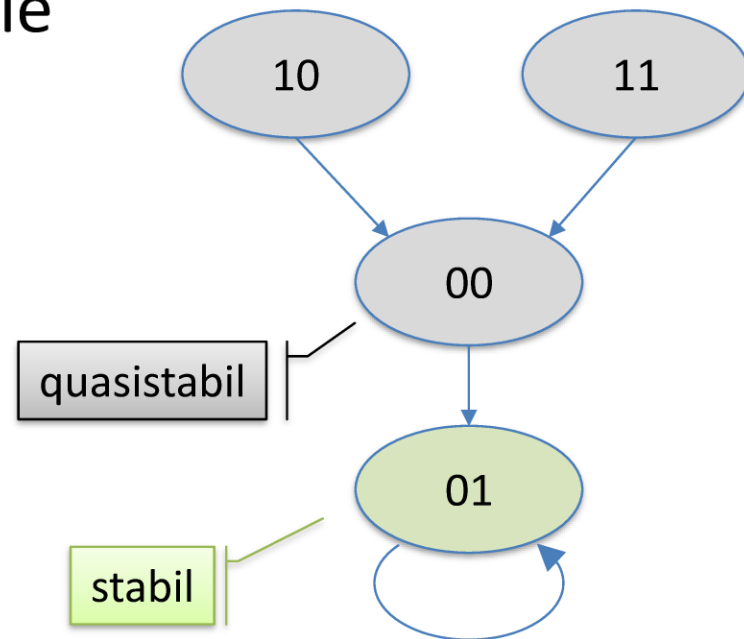
a	b	y_1	y_2	y_1^+	y_2^+
0	1	0	0	1	0
0	1	0	1	0	0
0	1	1	0	1	0
0	1	1	1	0	0



Flipflops (6)

- RS-Flipflop (Fortsetzung)
 - Dritter Block der Tabelle

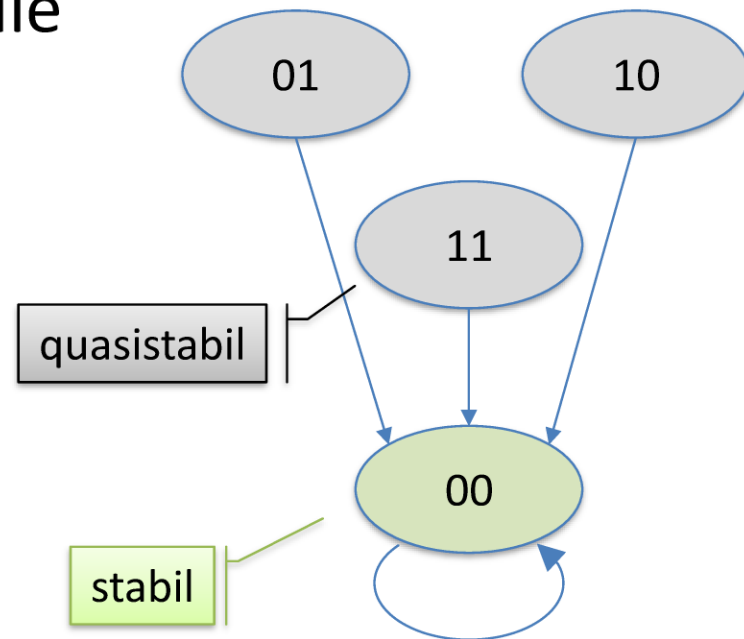
a	b	y_1	y_2	y_1^+	y_2^+
1	0	0	0	0	1
1	0	0	1	0	1
1	0	1	0	0	0
1	0	1	1	0	0



Flipflops (7)

- RS-Flipflop (Fortsetzung)
– Vierter Block der Tabelle

a	b	y_1	y_2	y_1^+	y_2^+
1	1	0	0	0	0
1	1	0	1	0	0
1	1	1	0	0	0
1	1	1	1	0	0



Flipflops (8)

- RS-Flipflop (Fortsetzung)

- Analyse von Block $a = 0$ and $b = 0$

a	b	y_1	y_2	y_1^+	y_2^+	Criterion
0	0	0	0	1	1	$y_1 = y_2$
0	0	0	1	0	1	$y_1 \neq y_2$
0	0	1	0	1	0	$y_1 \neq y_2$
0	0	1	1	0	0	$y_1 = y_2$

- Es gibt stabile und instabile Zustände
- Die Zustände sind instabil, wenn $y_1 = y_2$
- Die Zustände sind stabil, wenn $y_1 \neq y_2$ oder $y_1 = \neg y_2$
- $y_1 = y_2$ muss deshalb verboten werden

Flipflops (9)

- RS-Flipflop (Fortsetzung)

- Analyse von Block $a = 1$ and $b = 1$

a	b	y_1	y_2	y_1^+	y_2^+
1	1	0	0	0	0
1	1	0	1	0	0
1	1	1	0	0	0
1	1	1	1	0	0

- Alle Zustände enden in einem stabilen Zustand
- Beim stabilen Zustand gilt $y_1 = y_2$
- $y_1 = y_2$ ist verboten
- Der Zustand $a = 1$ and $b = 1$ ist deshalb auch verboten

Flipflops (10)

- RS-Flipflop (Fortsetzung)

- Analyse von Block $a = 0$ and $b = 1$

a	b	y_1	y_2	y_1^+	y_2^+	Action
0	1	0	0	1	0	
0	1	0	1	0	0	
0	1	1	0	1	0	Set
0	1	1	1	0	0	

- Alle Zustände enden in einem stabilen Zustand
- Beim stabilen Zustand gilt $y_1 = \neg y_2$
- Dieser Zustand von y_1 und y_2 ist erlaubt
- Beim stabilen Zustand ist auf jeden Fall $y_1^+ = 1$

Flipflops (11)

- RS-Flipflop (Fortsetzung)

– Analyse von Block $a = 1$ and $b = 0$

a	b	y_1	y_2	y_1^+	y_2^+	Action
1	0	0	0	0	1	
1	0	0	1	0	1	Reset
1	0	1	0	0	0	
1	0	1	1	0	0	

- Alle Zustände enden in einem stabilen Zustand
- Beim stabilen Zustand gilt $y_1 = \neg y_2$
- Dieser Zustand von y_1 und y_2 ist erlaubt
- Beim stabilen Zustand ist auf jeden Fall $y_1^+ = 0$

Flipflops (12)

- RS-Flipflop (Fortsetzung)
 - Analyse von Block $a = 0$ and $b = 0$ (Fortsetzung)

a	b	y_1	y_2	y_1^+	y_2^+	Action
0	0	0	0	1	1	
0	0	0	1	0	1	Store
0	0	1	0	1	0	Store
0	0	1	1	0	0	

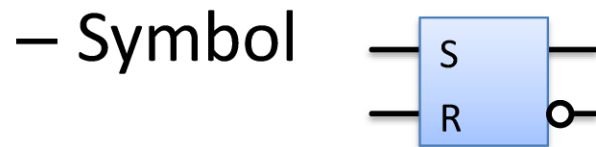
- Die instabilen Zustände sind verboten
- Es gibt zwei stabile Zustände
- Bei den beiden stabilen Zuständen gilt $y_1^+ = y_1$

Flipflops (13)

- RS-Flipflop (Fortsetzung)
 - Analyse
 - Umbenennung der Leitungen
 - $a = 0, b = 0$
nur stabil, wenn $y_1 \neq y_2$ oder $y_1 = \neg y_2$ (neue Namen: $y_1 = Q, y_2 = \neg Q$)
wenn $y_1 \neq y_2$, dann $Q^+ = Q$ (Q wird gespeichert)
 - $a = 0, b = 1$
immer stabil und $Q^+ = 1$ (Q wird gesetzt, neuer Name: $b = S$)
 - $a = 1, S = 0$
immer stabil und $Q^+ = 0$ (Q wird gelöscht, neuer Name: $a = R$)
 - $R = 1, S = 1$
ungültig, da $y_1 = y_2$ die Schaltung instabil werden könnte

Flipflops (14)

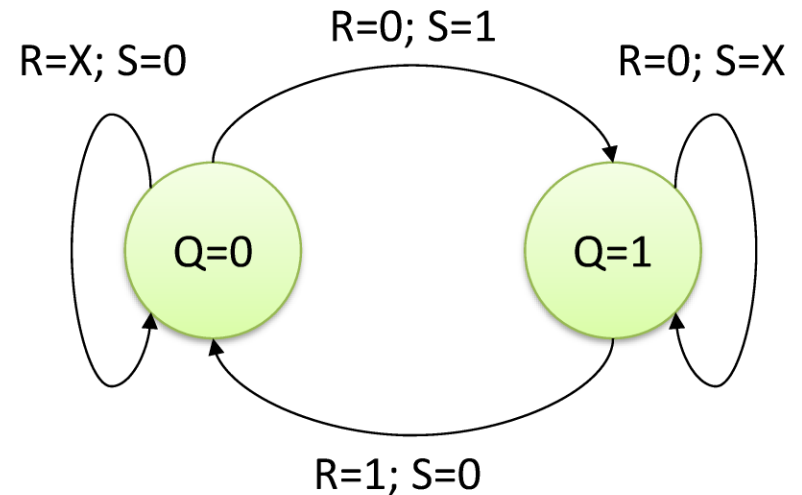
- RS-Flipflop (Fortsetzung)



– Zustandstabelle

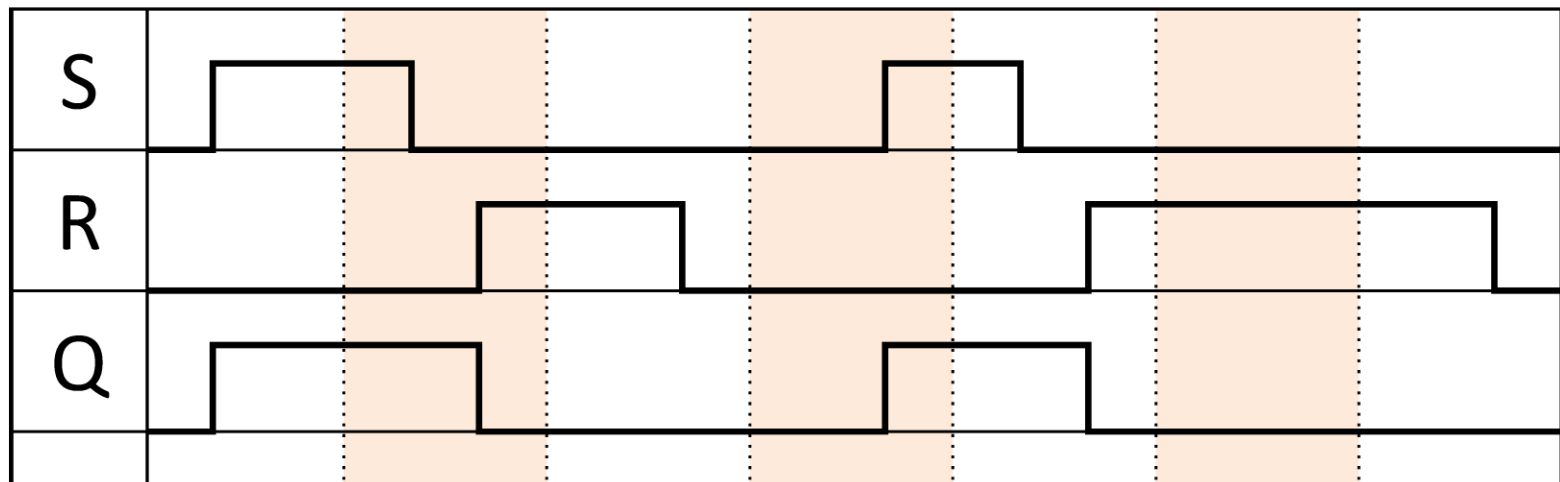
S	R	Q^+	Aktion
0	0	Q	Store
0	1	0	Reset
1	0	1	Set
1	1	X	Ungültig

– Zustandsdiagramm



Flipflops (15)

- RS-Flipflop (Fortsetzung)
 - Zeitdiagramm



Trigger (1)

- Aktive und Inaktive Eingänge
 - Eingänge sind nicht immer aktive
 - Aktiver Zustand
 - Eingang wird berücksichtigt
 - Ausgang hängt von Eingang ab
 - Inaktiver Zustand
 - Eingang wird ignoriert
 - Eingang hat keinen Effekt auf Ausgang
 - Eingänge können getriggert werden
 - Erfassung erfolgt zu gewissen Zeiten



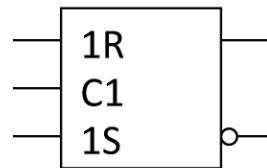
Trigger (2)

- Arten von Triggers
 - Zustandstrigger
 - Zustand hängt vom Pegel ab
 - 0: inaktiv, 1: aktiv
 - Oder umgekehrt
 - Flankentrigger
 - Zustand hängt von Pegelwechsel ab
 - $0 \rightarrow 1$: aktiv, $1 \rightarrow 0$: inaktiv
 - $\uparrow$: aktiv, $\downarrow$: inaktiv
 - Oder umgekehrt

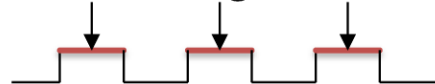


Trigger (3)

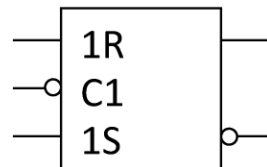
- Schaltzeichen der Trigger



Aktiver Pegel ist C=1



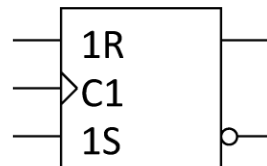
active-high zustandsgesteuert



Aktiver Pegel ist C=0



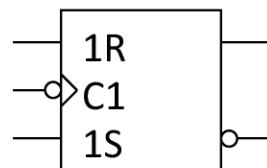
active-low zustandsgesteuert



Aktive Flanke ist C=0→1



positiv flankengesteuert



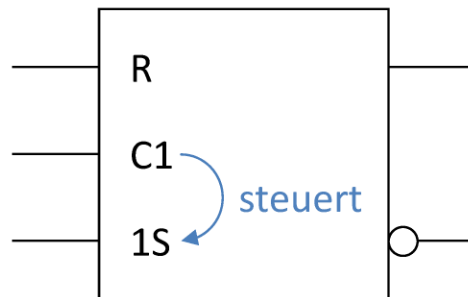
Aktive Flanke ist C=1→0



negativ flankengesteuert

Trigger (4)

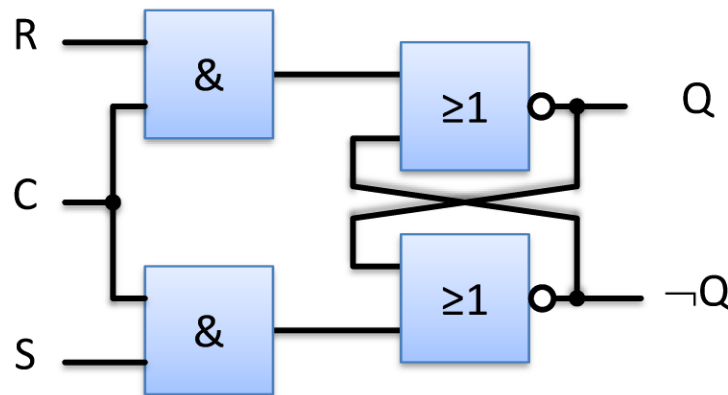
- Synchrone und asynchrone Eingänge
 - Nicht jeder Eingang ist taktgesteuert
 - Synchrone Eingänge sind es
 - Asynchrone Eingänge sind es nicht



zustandsgesteuertes RS-Flipflop
mit **synchronem** Set
und **asynchronem** Reset

Flipflops (10)

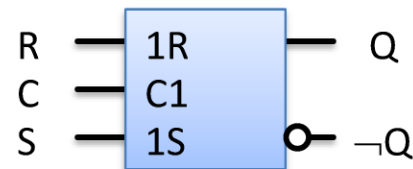
- Synchrones RS-Flipflop
 - Taktzustandsgesteuert, aktiver Zustand: 1
 - $C=0$: R und S dürfen sich ändern, Q ist stabil
 - $C=1$: R und S müssen stabil sein, Q darf sich ändern



Flipflops (11)

- Synchrones RS-Flipflop (taktzustandsgesteuert, Fortsetzung)

- Symbol

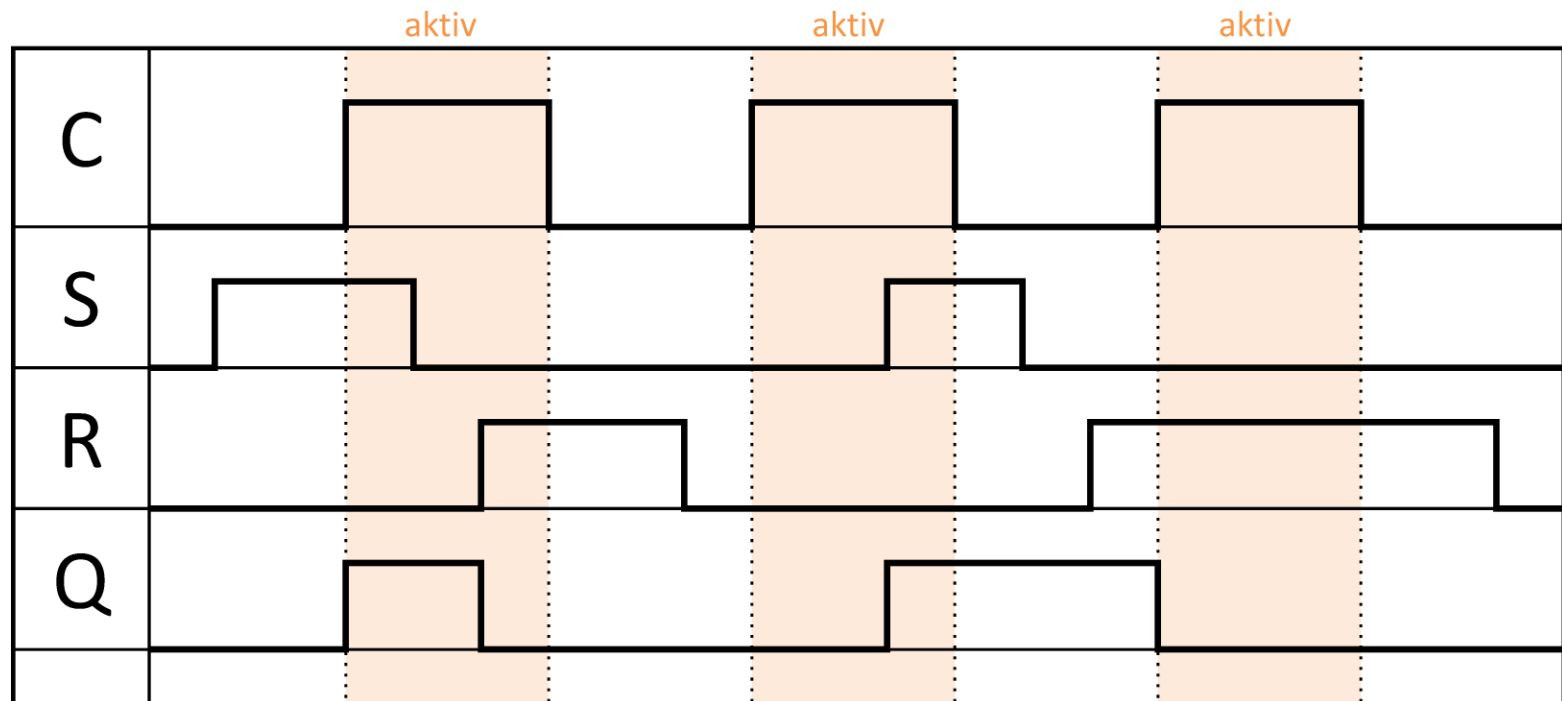


- Zustandstabelle

C	S	R	Q ⁺	Aktion
0	X	X	Q	Store
1	0	0	Q	Store
1	0	1	0	Reset
1	1	0	1	Set
1	1	1	X	Ungültig

Flipflops (12)

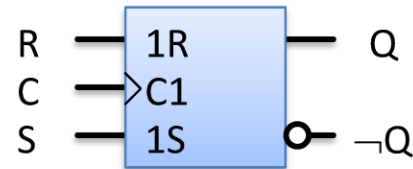
- Synchrones RS-Flipflop (taktzustandsgesteuert, Fortsetzung)
 - Zeitdiagramm (Aktiver Zustand ist 1)



Flipflops (13)

- Synchrones RS-Flipflop (taktflankengesteuert)

- Symbol

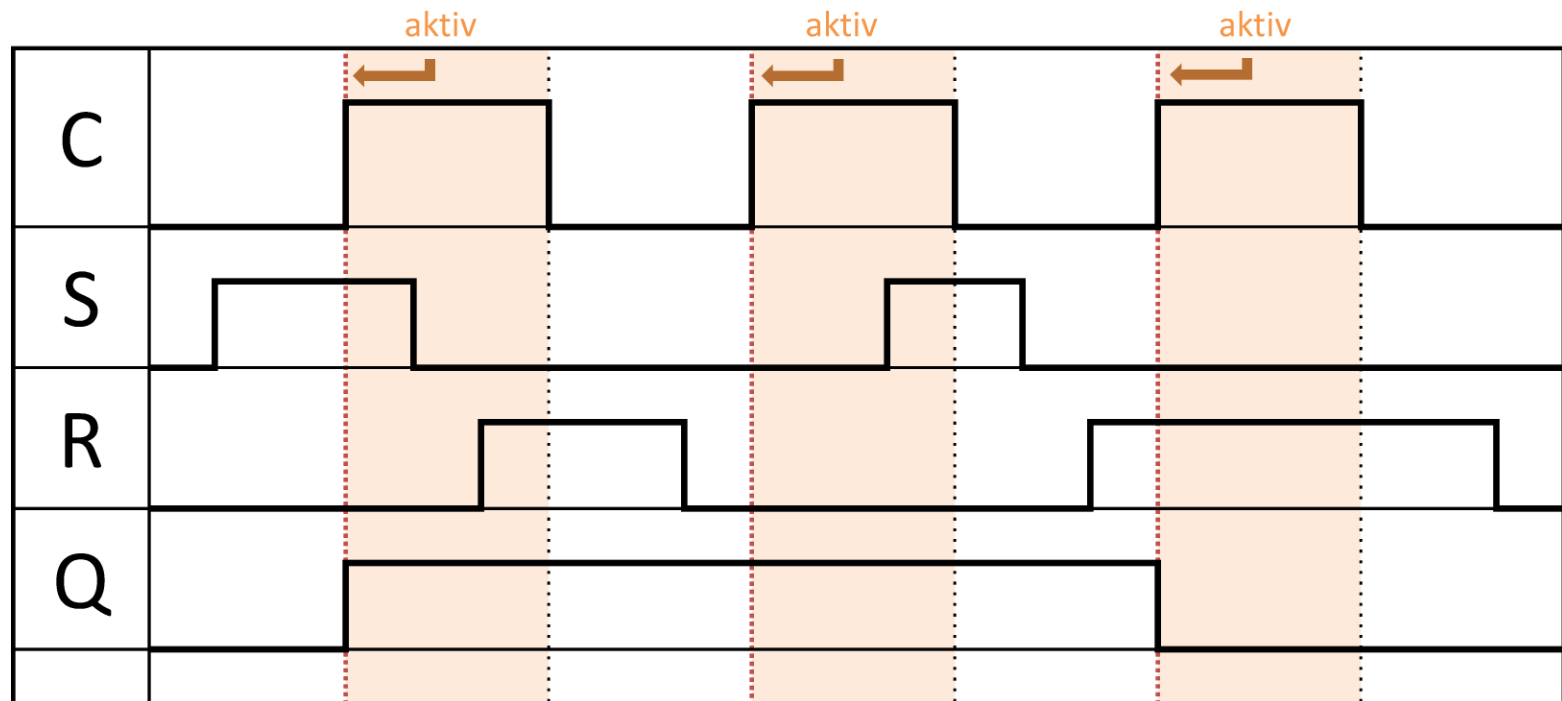


- Zustandstabelle

C	S	R	Q ⁺	Aktion
X	X	X	Q	Store
↑	0	0	Q	Store
↑	0	1	0	Reset
↑	1	0	1	Set
↑	1	1	X	Ungültig

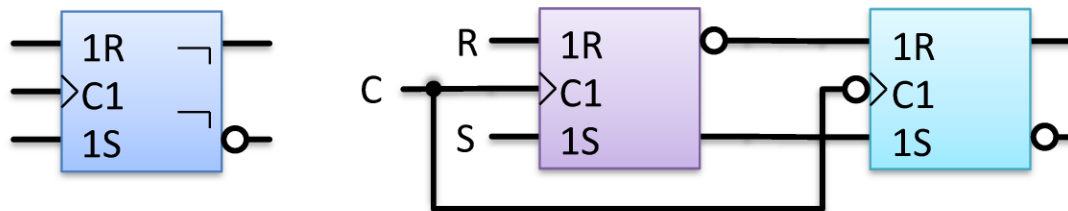
Flipflops (14)

- Synchrones RS-Flipflop (taktflankengesteuert, Fortsetzung)
 - Zeitdiagramm (positiv flankengesteuert)



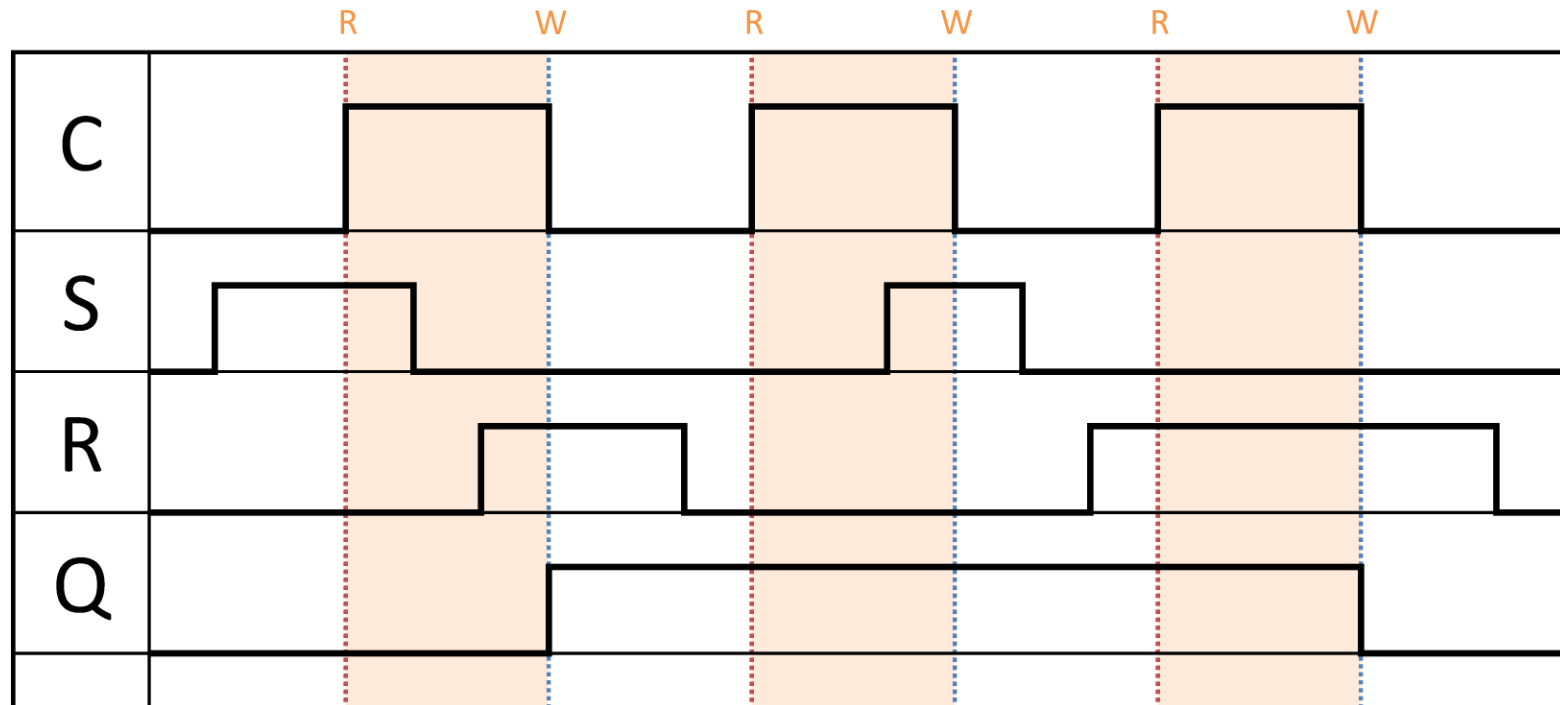
Flipflops (15)

- Master-Slave-Flipflop
 - Eingänge und Ausgänge sind entkoppelt
 - Ausgabe wird verzögert
 - Positive Flanke: Eingänge werden gelesen
 - Negative Flanke: Ausgänge werden geschrieben
 - Besteht aus zwei taktflankengesteuerte Flipflops



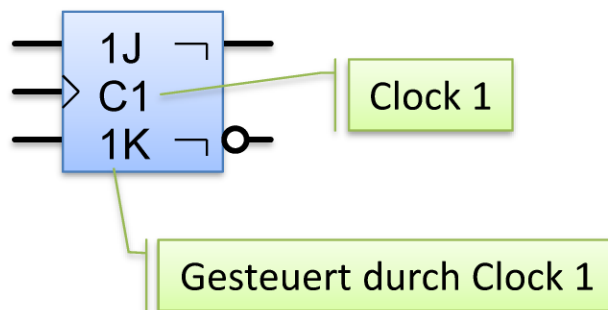
Flipflops (16)

- Synchrones Master-Slave RS-Flipflop
 - Zeitdiagramm (positive Flanke steuert die Eingänge)



Flipflops (17)

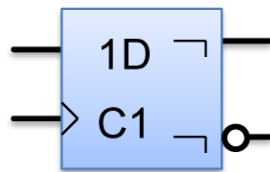
- JK-Flipflop
 - Ähnlich zu RS-Flipflop
 - Kein ungültiger Zustand
 - Zustand wird umgeschaltet (toggle)
 - Toggle: $Q^+ = \neg Q$ ($0 \rightarrow 1, 1 \rightarrow 0$)



J	K	Q^+	Aktion
0	0	Q	Store
0	1	0	Reset
1	0	1	Set
1	1	$\neg Q$	Toggle

Flipflops (18)

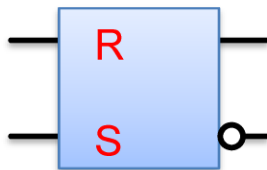
- D-Flipflop
 - Nur Eingang vorhanden
 - Gesteuert durch den Clock-Eingang (Takt)
 - Eingänge und Ausgänge sind entkoppelt
 - Eingang wird mit der positiven Flanke gelesen
 - Ausgang wird mit der negativen Flanke geschrieben
 - Ausgang ändert sich nur zu gewissen Zeitpunkten



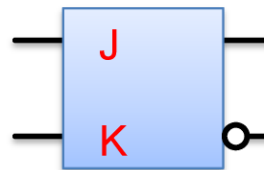
D	Q ⁺	Aktion
0	0	Reset
1	1	Set

Flipflops (19)

- Bezeichnungen



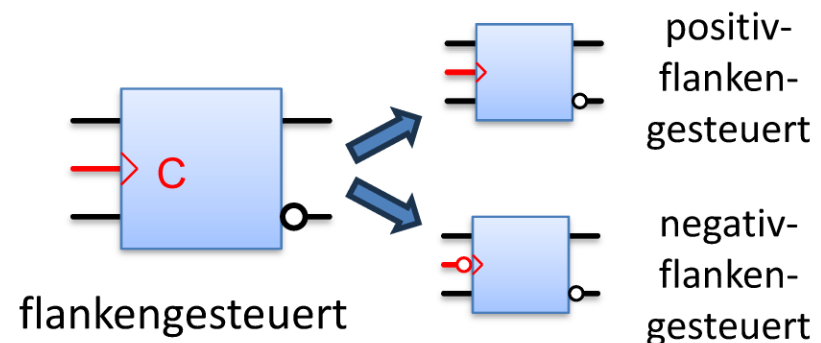
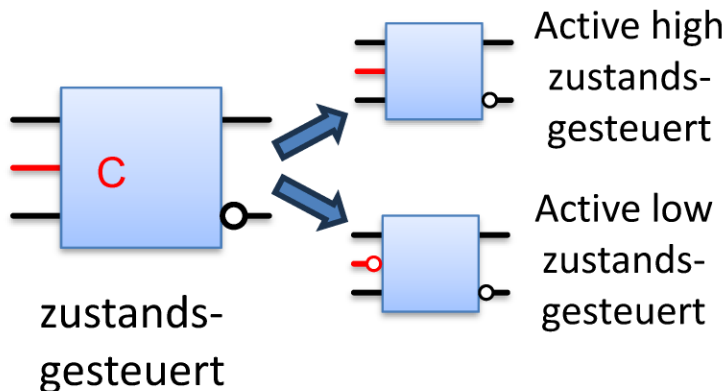
RS-Flipflop



JK-Flipflop



D-Flipflop

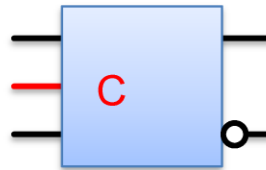


Flipflops (20)

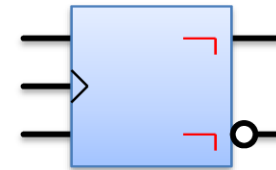
- Bezeichnungen (Fortsetzung)



Asynchrones Flipflop



Synchrones Flipflop



Master-Slave-Flipflop

