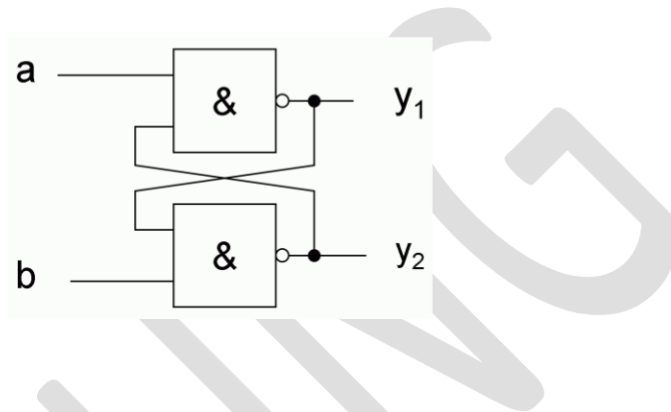


Flipflops I

Bitte lösen Sie die untenstehenden Aufgaben.

RS-Flipflop mit NAND-Gattern (Teil 1)

Bitte bestimmen Sie die Wahrheitstabelle der untenstehenden Schaltung und stellen Sie bei jeder Zeile fest, ob sie stabil, instabil oder quasistabil ist. Als quasistabil bezeichnen wir Zeilen, die zwar selbst instabil sind, schließlich aber in eine stabile Zeile geraten. Instabil sind Zeilen folglich, wenn dies nicht der Fall ist.



Block	a	b	y_1	y_2	y_1^+	y_2^+	Stabilität
I	0	0	0	0	1	1	quasistabil
	0	0	0	1	1	1	quasistabil
	0	0	1	0	1	1	quasistabil
	0	0	1	1	1	1	stabil
II	0	1	0	0	1	1	quasistabil
	0	1	0	1	1	1	quasistabil
	0	1	1	0	1	0	stabil
	0	1	1	1	1	0	quasistabil
III	1	0	0	0	1	1	quasistabil
	1	0	0	1	0	1	stabil
	1	0	1	0	1	1	quasistabil
	1	0	1	1	0	1	quasistabil
IV	1	1	0	0	1	1	instabil
	1	1	0	1	0	1	stabil
	1	1	1	0	1	0	stabil
	1	1	1	1	0	0	instabil

Flipflops I

Bitte lösen Sie die untenstehenden Aufgaben.

RS-Flipflop mit NAND-Gattern (Teil 2)

Analysieren Sie die obigen erstellte Wahrheitstabelle, wie es im Skript für das RS-Flipflop aus NOR-Gattern gemacht wurde. Hierzu müssen Sie sich folgende Fragen stellen:

- *Gibt es Zeilen, die instabil ist?*
- *Bei welchen Werten von a , b , y_1 und y_2 tritt dieser Zustand auf?*
- *Gibt es einen stabilen Zustand, bei dem diese unerwünschten Werte von y_1 und y_2 auftreten?*
- *Bei welchem Wert von a und b kann dieser unerwünschte Zustand auftreten?*
- *Gibt es Werte von a und b , bei denen y_1 und y_2 vorhersagbar sind?*
- *Gibt es für a , b , y_1 und y_2 bessere Namen?*

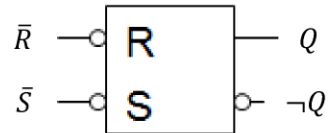
Vergleichen Sie das Ergebnis ihrer Analyse mit dem eines RS-Flipflops aus NOR-Gattern.

Antworten auf die Fragen:

- Instabil sind die Zeilen 1100 und 1111. Zwischen beiden wird ständig hin und her gesprungen.
- Bei diesen beiden Zeilen gilt $a = 1$, $b = 1$. Instabil sind die Zeilen bei $a = 1$ und $b = 1$ aber nur, wenn $y_1 = y_2$ ist. Andernfalls ($y_1 \neq y_2$) sind sie stabil. $y_1 = y_2$ ist somit zu vermeiden.
- Zustand 0011 ist stabil, aber dort ist $y_1 = 1$ und $y_2 = 1$. Da hier $y_1 = y_2$ gilt, ist $a = 0$ und $b = 0$ zu vermeiden.
- Bei den folgenden Werten von a und b ist y_1 und somit auch y_2 vorhersagbar:
 - Wenn $a = 0$ und $b = 1$, dann landet man immer bei $y_1^+ = 1$.
 - Wenn $a = 1$ und $b = 0$, dann landet man immer bei $y_1^+ = 0$.
 - Wenn $a = 1$ und $b = 1$, dann landet man immer bei $y_1^+ = y_1$.
- Erster Versuch für bessere Namen für a , b , y_1 und y_2 :
 - Da in einer stabile Schaltung $y_1 \neq y_2$ und somit $y_1 = \neg y_2$ gilt, benötigen wir nur einen Namen für y_1 und y_2 . Wir sagen $y_1 = Q$.
 - Da bei $b = 1$ $Q^+ = 1$, sagen wir, b ist die Set-Leitung, also $b = S$.
 - Da bei $a = 1$ $Q^+ = 0$, sagen wir, a ist die Reset-Leitung, also $a = R$.
 - Dann speichert das Flipflop aber bei $R = 1$ und $S = 1$. Das ist unlogisch.
- Zweiter Versuch für bessere Namen für a , b , y_1 und y_2 :
 - Es gilt weiterhin $y_1 = Q$.
 - Da das Flipflop bei $R = 1$ und $S = 1$ speichert nehmen wir an, R und S sind active low.
 - Da bei $a = 0$ $Q^+ = 1$, sagen wir, a ist eine active low Set-Leitung, also $a = \bar{S}$.
 - Da bei $b = 0$ $Q^+ = 0$, sagen wir, b ist eine active low Reset-Leitung, also $b = \bar{R}$.
 - Es gilt weiterhin $y_1 = Q$.

Ein Vergleich mit dem RS-Flipflop aus NAND-Gattern verhält sich wie ein RS-Flipflop aus NOR-Gattern. Allerdings sind die R- und die S-Leitung nicht mehr active high, sondern active low. Für das RS-Flipflop aus NAND-Gattern gilt somit:

Schaltymbol:



Zustandstabelle:

\bar{S}	\bar{R}	Q^+	Action
0	0	X	Invalid
0	1	1	Set
1	0	0	Reset
1	1	Q	Store

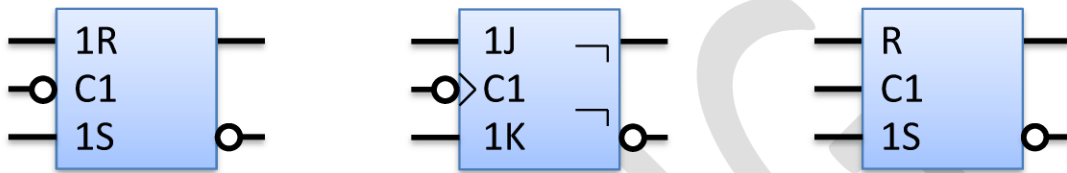
Active State:

Flipflops II

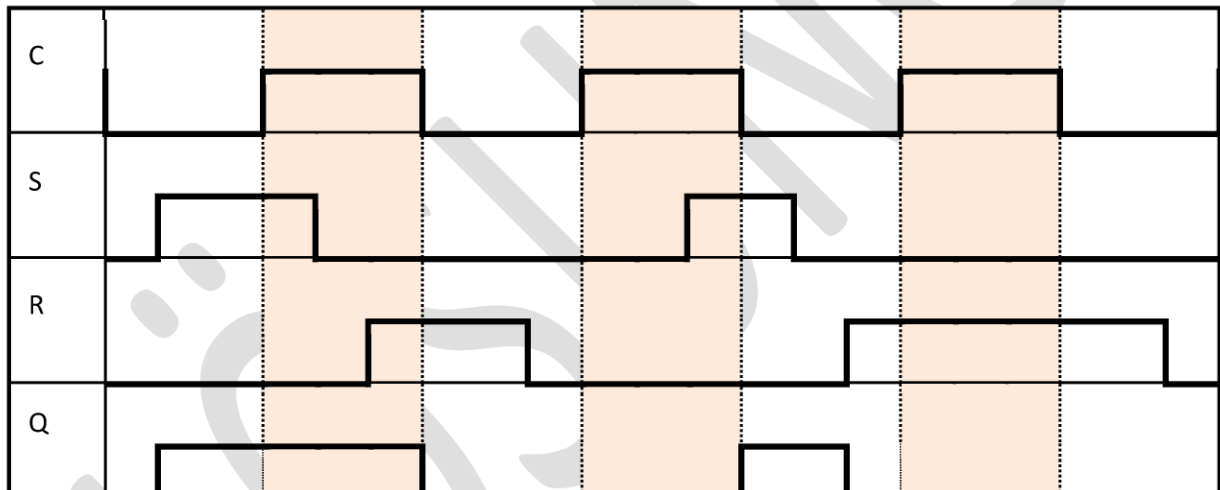
Bitte lösen Sie die untenstehenden Aufgaben.

Taktung

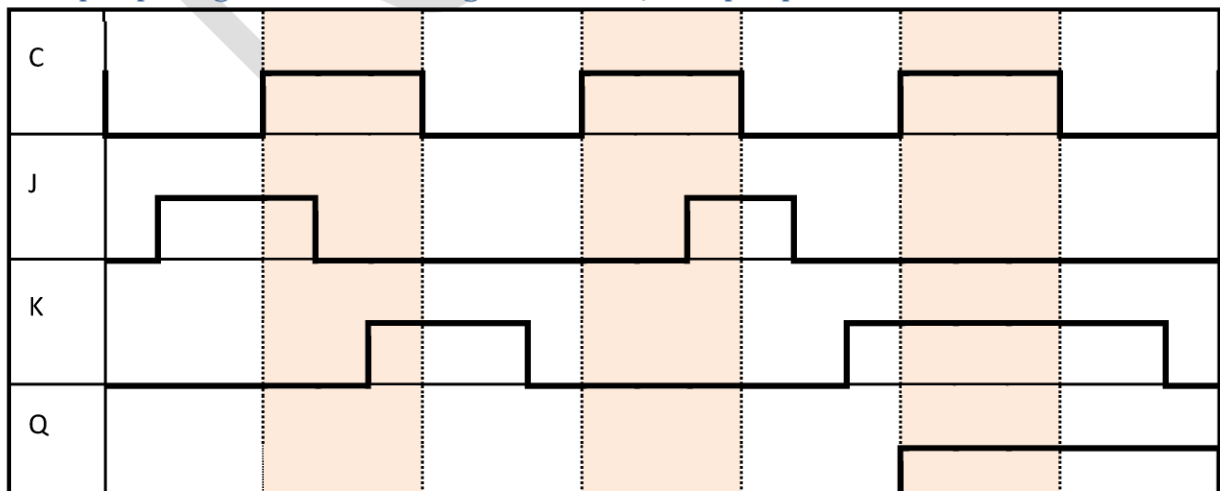
Gegeben sei das untenstehende Zeitdiagramm. Bitte tragen Sie den entsprechenden Verlauf¹ des Zustands Q in das Diagramm für folgende Flipflops ein:



1. Flipflop: Negativ taktzustandsgesteuertes RS-Flipflop

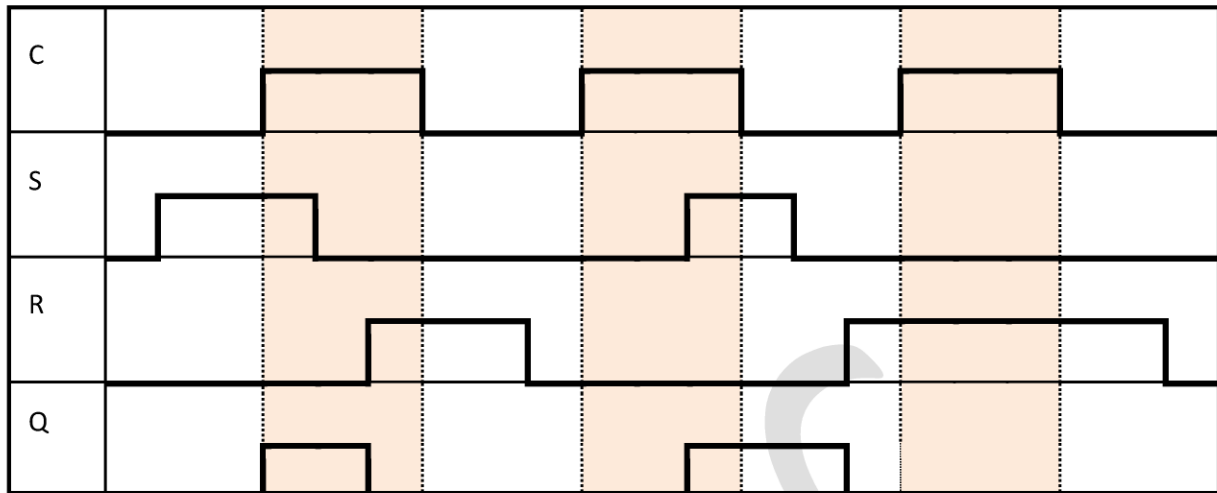


2. Flipflop: Negativ taktflankengesteuertes JK-Flipflop



¹ Der Anfangszustand von Q sei 0.

3. Flipflop: positiv taktzustandsgesteuertes RS-Flipflop mit asynchronen Reset



Flipflops III

Bitte lösen Sie die untenstehenden Aufgaben.

Datenblattarbeit

Bitte entscheiden Sie sich zunächst, ob Sie folgende Aufgabe für das Bauelement 74HC73 oder für das Bauelement 74HC74 erledigen möchten. Beantworten Sie anschließend folgende Fragen mit Hilfe des entsprechenden Datenblatts¹:

1. *Um welche Art von Flipflop handelt es sich?*
2. *Wie viele Flipflops sind in dem Bauelement vorhanden?*
3. *Besitzt das Flipflop eine Set- und eine Reset-Leitung?*
4. *Sind diese Leitungen active-low oder active-high?*
5. *Ist die Set- bzw. Reset-Leitung synchron oder asynchron?*
6. *Wie viele Taktleitungen gibt es und welche Leitungen steuern sie?*
7. *Welche Art von Triggerung wird bei diesem Flipflop verwendet?*
8. *Woran kann man diese Triggerart in der Zustandstabelle erkennen?*
9. *An welchen Pins wird der Zustand des Flipflops ausgegeben?*
10. *Mit welcher Spannung darf das Bauelement maximal betrieben werden?*

Vergessen Sie nicht, immer auch die Quelle Ihrer Antwort anzugeben.

Antworten auf die Fragen für 74HC73:

1. Um welche Art von Flipflop handelt es sich?
Es handelt sich um ein JK-Flipflop.
Quelle: Seite 1, Unterüberschrift.
2. Wie viele Flipflops sind in dem Bauelement vorhanden?
Es sind zwei dieser Flipflops enthalten.
Quelle: Seite 1, Unterüberschrift. Dual bedeutet zweifach.
3. Besitzt das Flipflop eine Set- und eine Reset-Leitung?
Das Flipflop besitzt eine Reset-Leitung aber keine Set-Leitung.
Quelle 1: Seite 2, Kapitel 4, Fig. 1.
Quelle 2: Seite 3, 5.2 Pin description
4. Sind diese Leitungen active-low oder active-high?
Die Reset-Leitung des Flipflops ist active-low.
Quelle 1: Seite 2, Kapitel 4, Fig. 1. Es ist ein Strich über den nR.
Quelle 2: Seite 3, 5.2 Pin description.
5. Ist die Set- bzw. Reset-Leitung synchron oder asynchron?
Die Reset-Leitung ist asynchron
Quelle 1: Seite 2, Kapitel 4, Fig. 3. Vor dem R steht keine Clock-Nummer.
Quelle 2: Seite 3, 5.2 Pin description.

¹ Siehe beispielsweise <https://assets.nexperia.com/documents/data-sheet/74HC73.pdf> und https://assets.nexperia.com/documents/data-sheet/74HC_HCT74.pdf.

6. Wie viele Taktleitungen gibt es und welche Leitungen steuern sie?
Es gibt zwei Taktleitungen. Sie steuern jeweils die Leitungen J und K.
Quelle 1: Seite 2, Kapitel 4, Fig. 3. Vor dem J und K stehen die Clock-Nummern.
Quelle 2: Seite 3, 5.2 Pin description. J und K sind synchron.
7. Welche Art von Triggerung wird bei diesem Flipflop verwendet?
Das Flipflop wird über die negative Flanke des Takts gesteuert.
Quelle: Seite 1, Unterüberschrift.
8. Woran kann man diese Triggerart in der Zustandstabelle erkennen?
In der Zustandstabelle steht bei Taktleitung ein Pfeil nach unten.
Quelle: Seite 3, 6. Functional description.
9. An welchen Pins wird der Zustand des Flipflops ausgegeben?
Der Zustand an Pin 9 und 12 ausgegeben. Der negierte Zustand bei 8 und 13.
Quelle 1: Seite 2, Kapitel 4, Fig. 1.
Quelle 2: Seite 3, 5.2 Pin description.
10. Mit welcher Spannung darf das Bauelement maximal betrieben werden?
Die maximale Betriebsspannung beträgt +7.0 V.
Quelle: Seite 4, 7. Limiting values.

Antworten auf die Fragen für 74HC74:

1. Um welche Art von Flipflop handelt es sich?
Es handelt sich um ein D-Flipflop.
Quelle: Seite 1, Unterüberschrift.
2. Wie viele Flipflops sind in dem Bauelement vorhanden?
Es sind zwei dieser Flipflops enthalten.
Quelle: Seite 1, Unterüberschrift. Dual bedeutet zweifach.
3. Besitzt das Flipflop eine Set- und eine Reset-Leitung?
Das Flipflop besitzt sowohl eine Reset-Leitung als auch eine Set-Leitung.
Quelle 1: Seite 2, Kapitel 4, Fig. 1.
Quelle 2: Seite 4, 5.2 Pin description
4. Sind diese Leitungen active-low oder active-high?
Die Reset-Leitung des Flipflops ist active-low.
Quelle 1: Seite 2, Kapitel 4, Fig. 1. Es ist ein Strich über den nR.
Quelle 2: Seite 4, 5.2 Pin description.
5. Ist die Set- bzw. Reset-Leitung synchron oder asynchron?
Beide Leitungen sind asynchron
Quelle 1: Seite 2, Kapitel 4, Fig. 2. Vor R und S steht keine Clock-Nummer.
Quelle 2: Seite 4, 5.2 Pin description.
6. Wie viele Taktleitungen gibt es und welche Leitungen steuern sie?
Es gibt zwei Taktleitungen. Sie steuern jeweils die Leitung D.
Quelle 1: Seite 2, Kapitel 4, Fig. 2. Vor D steht die Clock-Nummer.
Quelle 2: Seite 4, 5.2 Pin description. J und K sind synchron.
7. Welche Art von Triggerung wird bei diesem Flipflop verwendet?
Das Flipflop wird über die positive Flanke des Takts gesteuert.
Quelle: Seite 1, Unterüberschrift.
8. Woran kann man diese Triggerart in der Zustandstabelle erkennen?

In der Zustandstabelle steht bei Taktleitung ein Pfeil nach oben.

Quelle: Seite 4, 6. Functional description, Table 4.

9. An welchen Pins wird der Zustand des Flipflops ausgegeben?

Der Zustand an Pin 5 und 9 ausgegeben. Der negierte Zustand bei 6 und 8.

Quelle 1: Seite 2, Kapitel 4, Fig. 1.

Quelle 2: Seite 3, 5.2 Pin description.

10. Mit welcher Spannung darf das Bauelement maximal betrieben werden?

Die maximale Betriebsspannung beträgt +7.0 V.

Quelle: Seite 5, 7. Limiting values.

LÖSUNG